

03500.015892



COPY OF PAPERS
ORIGINALLY FILED

2FCI

2642
04.6

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:

SEIJI HASHIMOTO

Application No.: 09/982,886

Filed: October 22, 2001

For: IMAGE PICKUP APPARATUS

Examiner: Not Yet Known

Group Art Unit: 2612

January 16, 2002

RECEIVED

JAN 22 2002

Technology Center 2600

Commissioner for Patents
Washington, D.C. 20231

SUBMISSION OF PRIORITY DOCUMENT

Sir:

In support of Applicant's claim for priority under the International Convention and all rights to he is entitled under 35 U.S.C. § 119, enclosed is the certified copy of the following Japanese Priority Application:

2000-324451 filed on October 24, 2000



日本特許庁
JAPAN PATENT OFFICE

COPY OF PAPERS
ORIGINALLY FILED

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office

出願年月日
Date of Application:

2000年10月24日

出願番号
Application Number:

特願2000-324451

出願人
Applicant(s):

キヤノン株式会社

RECEIVED

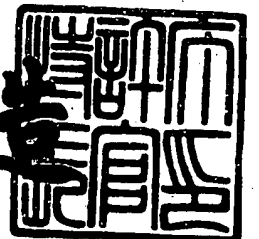
JAN 22 2002

Technology Center 2600

2001年11月16日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



【書類名】 特許願

【整理番号】 4326010

【提出日】 平成12年10月24日

【あて先】 特許庁長官 殿

【国際特許分類】 H04N 5/30

【発明の名称】 固体撮像装置及び撮像システム

【請求項の数】 17

【発明者】

 【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社
社内

 【氏名】 橋本 誠二

【特許出願人】

 【識別番号】 000001007

 【氏名又は名称】 キヤノン株式会社

 【代表者】 御手洗 富士夫

【代理人】

 【識別番号】 100065385

 【弁理士】

 【氏名又は名称】 山下 穰平

 【電話番号】 03-3431-1831

【手数料の表示】

 【予納台帳番号】 010700

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9703871

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 固体撮像装置及び撮像システム

【特許請求の範囲】

【請求項 1】 2 次元状に配列した複数の光電変換素部と、該光電変換部の信号電荷を蓄積転送する蓄積部とを備えたフレームトランファ型 C C D 構成部、あるいは複数の光電変換部と垂直 C C D と該光電変換部の信号電荷を該垂直 C C D に転送するトランスファゲートとを備えたインタライン型 C C D 構成部と、

前記フレームトランファ型 C C D 構成部の前記蓄積部から出力される信号電荷又は前記インタライン型 C C D 構成部の前記垂直 C C D から出力される信号電荷を電圧変換する複数の電荷検出手段と、

該複数の電荷検出手段から出力される信号を順次読み出すための走査手段と、を同一半導体チップ上に形成した固体撮像装置。

【請求項 2】 2 次元状に配列された複数の光電変換素部と、該光電変換部の信号電荷を蓄積転送する蓄積部とを備えたフレームトランファ型 C C D 構成部、あるいは複数の光電変換部と垂直 C C D と該光電変換部の信号電荷を該垂直 C C D に転送するトランスファゲートとを備えたインタライン型 C C D 構成部と、

前記フレームトランファ型 C C D 構成部の前記蓄積部から出力される信号電荷又は前記インタライン型 C C D 構成部の前記垂直 C C D から出力される信号電荷を電圧変換する複数の電荷検出手段と、

該複数の電荷検出手段からの出力信号を信号処理する信号処理手段と、

該信号処理手段から出力される信号を順次読み出すための走査手段と、

を同一半導体チップ上に形成した固体撮像装置。

【請求項 3】 請求項 2 に記載の固体撮像装置において、前記信号処理手段は電荷検出手段のノイズを除去するノイズ除去手段を含むことを特徴とする固体撮像装置。

【請求項 4】 請求項 2 に記載の固体撮像装置において、前記信号処理手段は信号増幅可変手段、信号レベル調整手段及びアナログーデジタル変換手段の少なくとも一つを有することを特徴とする固体撮像装置。

【請求項 5】 請求項 1 又は請求項 2 に記載の固体撮像装置において、前記

走査手段は、前記電荷検出手段又は前記信号処理手段の出力を共通の信号線へ転送する手段と、該信号線に接続される出力アンプとを有することを特徴とする固体撮像装置。

【請求項 6】 請求項 2 に記載の固体撮像装置において、前記光電変換部は二次元状に配列され、複数行の前記光電変換部からの信号電荷を列毎の共通の前記電荷検出手段を経て前記信号処理手段へ転送することを特徴とする固体撮像装置。

【請求項 7】 請求項 2 に記載の固体撮像装置において、前記光電変換部は二次元状に配列され、複数列の前記光電変換部からの信号電荷を共通の前記電荷検出手段を経て前記信号処理手段へ転送することを特徴とする固体撮像装置。

【請求項 8】 請求項 1 又は請求項 2 に記載の固体撮像装置において、前記蓄積部又は前記垂直 CCD から出力される信号電荷を前記電荷検出手段のリセット手段で一括リセットすることを特徴とする固体撮像装置。

【請求項 9】 請求項 1 に記載の固体撮像装置において、任意の前記電荷検出手段の出力信号をランダムアクセスすることを特徴とする固体撮像装置。

【請求項 10】 請求項 2 に記載の固体撮像装置において、任意の前記電荷検出手段あるいは信号処理手段の出力信号をランダムアクセスすることを特徴とする固体撮像装置。

【請求項 11】 請求項 1 又は請求項 2 に記載の固体撮像装置において、電荷検出手段は入力部のリセットと信号電荷の電圧変換時に電源電圧が供給されることを特徴とする固体撮像装置。

【請求項 12】 2 次元状に配列された光電変換部と、
前記 2 次元状に配列された光電変換部からの信号電荷を転送する電荷転送部と、
前記電荷転送部からの信号電荷を電圧変換する複数の電荷検出手段と、
前記複数の電荷検出手段からの信号が読み出される共通信号線と、
前記複数の電荷検出手段からの信号を前記共通出力線に転送するための複数の転送用トランジスタと、
前記複数の転送用トランジスタを制御することによって、前記複数の電荷検出

手段からの信号を順次前記共通信号線に読み出すための走査手段と、
を同一半導体チップ上に形成したことを特徴とする固体撮像装置。

【請求項 1 3】 2 次元状に配列された光電変換部と、
前記 2 次元状に配列された光電変換部からの信号電荷を転送する電荷転送部と、
前記電荷転送部からの信号電荷を電圧変換する複数の電荷検出手段と、
前記複数の電荷検出手段からの信号を処理する複数の信号処理手段と、
前記複数の信号処理手段からの信号が読み出される共通信号線と、
前記複数の信号処理手段からの信号を前記共通出力線に転送するための複数の
転送用トランジスタと、
前記複数の転送用トランジスタを制御することによって、前記複数の信号処理
手段からの信号を順次前記共通信号線に読み出すための走査手段と、
を同一半導体チップ上に形成したことを特徴とする固体撮像装置。

【請求項 1 4】 請求項 1 2 又は請求項 1 3 に記載の固体撮像装置において
、前記電荷転送部は、CCD 構造を含むことを特徴とする固体撮像装置。

【請求項 1 5】 請求項 1 2 ～ 1 4 のいずれか 1 項に記載の固体撮像装置に
おいて、前記複数の電荷検出手段は、一ラインの光電変換部からの信号のうち、
所定の領域からの信号を読み出し、前期所定の領域以外からの信号をリセットに
よって読み出さないようにすることを特徴とする固体撮像装置。

【請求項 1 6】 請求項 1 2 ～ 1 5 に記載の固体撮像装置において、前記電
荷転送部と前記電荷検出部は、ウエルで分離されていることを特徴とする固体撮
像装置。

【請求項 1 7】 請求項 1 ～ 1 6 のいずれかの請求項に記載の固体撮像装置
と、該固体撮像装置へ光を結像する光学系と、該固体撮像装置からの出力信号を
処理する信号処理回路とを有することを特徴とする撮像システム。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は固体撮像装置及び撮像システムに係わり、特にフレームトランファ型

CCDの、複数の光電変換素部と該光電変換部の信号電荷を蓄積転送する蓄積部とを備えた固体撮像装置、あるいはインタライン型CCDの、複数の光電変換部と垂直CCDと該光電変換部の信号電荷を該垂直CCDに転送するトランスファゲートとを備えた固体撮像装置及び撮像システムに関する。

【 0 0 0 2 】

【従来の技術】

固体撮像素子の従来例としては主にCCD型とCMOS型がある。CCD型にはインタライン型CCD（IL-CCD）、フレームトランスファ型CCD（FT-CCD）などがある。

【 0 0 0 3 】

インタライン型CCDは、複数の光電変換部と、垂直CCDと、光電変換部の信号電荷を垂直CCDに転送するトランスファゲートと、垂直CCDからの電荷を水平転送する水平CCDと、フローティングディフュージョンアンプ（FD-Amp）とからなる。またフレームトランスファ型CCDは、光電変換部と、この光電変換部の電荷が転送（フレームシフト）される蓄積部と、この蓄積部からの電荷を水平転送する水平転送部と、フローティングディフュージョンアンプ（FD-Amp）とからなる。以下、CCD型固体撮像素子の代表例として図11にIL-CCDを示す。

【 0 0 0 4 】

図11に示すように、IL-CCDは光電変換部（PD）70と光電変換部70からの電荷を一時的に蓄える垂直CCD（V-CCD）71、垂直CCD71からの電荷を受けて水平方向に電荷転送する水平CCD（H-CCD）72、水平CCD72からの電荷を電圧に変換する、出力アンプとなるフローティングディフュージョンアンプ（FD-Amp）73から構成されている。

【 0 0 0 5 】

CCDは出力段のFD-Ampまで信号電荷を完全転送させるので、低ノイズであり、かつ画素構造が簡単であることから画素サイズを小さく構成できる特徴がある。しかし、デジタルカメラ用センサの画素数は高画質化のために数百万画素になり、又HD用カメラでは高速駆動が必須となった現在、水平CCDのドラ

イブ回路は高消費電力 ($\sim C f V^2$) であり、また $F D - A m p$ のリセットノイズを低減するための $C D S$ 回路は $n s e c$ 単位のサンプリング精度が必要となり、量産性上及び使用条件 (温度、電圧変動) の範囲が広いことによりサンプリング精度が保証できないことから低ノイズとは言えなくなりつつある。

【 0 0 0 6 】

一方、 $C M O S$ センサは、図 1 2 に示すがごとく、画素部 8 0 は光電変換部 $P D$ と画素アンプ等となる $M O S$ トランジスタからなり、この画素群はランダムアクセスが可能な垂直走査回路 8 1 及び水平走査回路 8 5 から選択、駆動されるため機能上有利である。また、画素部 8 0 の電荷は画素アンプで電荷電圧変換後、垂直信号線 8 2 を介してクランプ回路 8 3 に出力され、クランプ回路 8 3 により画素部アンプのノイズを除去し、水平信号線 8 4 へ出力される。そして、その信号は水平走査回路 8 5 により順次水平信号線 8 4 からアンプ ($A m p$) 8 6 を介して出力される。このように、 $C M O S$ センサは、 $C C D$ の様な電荷転送ではなく、水平走査回路 8 5 により画素信号毎に順次選択して出力するため低消費電力という特徴がある。しかし画素部を構成する素子数が多いため画素サイズをシュリンク化するのは困難である。

【 0 0 0 7 】

【発明が解決しようとする課題】

上述したように、 $C C D$ は高画素数化に有利ではあるが、高速駆動、消費電力が不利であり、 $C M O S$ センサは逆に高画素数化に不利ではあるが、高速駆動、消費電力に有利である。

【 0 0 0 8 】

(本発明の目的)

本発明の目的は高画素数化に適し、かつ高機能、低消費電力、高速駆動が可能な固体撮像装置とそれを用いた撮像システムを提供することにある。

【 0 0 0 9 】

【課題を解決するための手段】

本発明の固体撮像装置は、2 次元状に配列した複数の光電変換素部と、該光電変換部の信号電荷を蓄積転送する蓄積部とを備えたフレームトランファ型 $C C D$

構成部、あるいは複数の光電変換部と垂直ＣＣＤと該光電変換部の信号電荷を該垂直ＣＣＤに転送するトランスファゲートとを備えたインタライン型ＣＣＤ構成部と、

前記フレームトランファ型ＣＣＤ構成部の前記蓄積部から出力される信号電荷又は前記インタライン型ＣＣＤ構成部の前記垂直ＣＣＤから出力される信号電荷を電圧変換する複数の電荷検出手段と、

該複数の電荷検出手段から出力される信号を順次読み出すための走査手段と、
を同一半導体チップ上に形成した固体撮像装置である。

【 0 0 1 0 】

また本発明の固体撮像装置は、２次元状に配列された複数の光電変換素部と、該光電変換部の信号電荷を蓄積転送する蓄積部とを備えたフレームトランファ型ＣＣＤ構成部、あるいは複数の光電変換部と垂直ＣＣＤと該光電変換部の信号電荷を該垂直ＣＣＤに転送するトランスファゲートとを備えたインタライン型ＣＣＤ構成部と、

前記フレームトランファ型ＣＣＤ構成部の前記蓄積部から出力される信号電荷又は前記インタライン型ＣＣＤ構成部の前記垂直ＣＣＤから出力される信号電荷を電圧変換する複数の電荷検出手段と、

該複数の電荷検出手段からの出力信号を信号処理する信号処理手段と、
該信号処理手段から出力される信号を順次読み出すための走査手段と、
を同一半導体チップ上に形成した固体撮像装置である。

【 0 0 1 1 】

また本発明の固体撮像装置は、２次元状に配列された光電変換部と、

前記２次元状に配列された光電変換部からの信号電荷を転送する電荷転送部と

前記電荷転送部からの信号電荷を電圧変換する複数の電荷検出手段と、

前記複数の電荷検出手段からの信号が読み出される共通信号線と、

前記複数の電荷検出手段からの信号を前記共通出力線に転送するための複数の転送用トランジスタと、

前記複数の転送用トランジスタを制御することによって、前記複数の電荷検出

手段からの信号を順次前記共通信号線に読み出すための走査手段と、

を同一半導体チップ上に形成したことを特徴とする固体撮像装置である。

【 0 0 1 2 】

また本発明の固体撮像装置は、 2 次元状に配列された光電変換部と、

前記 2 次元状に配列された光電変換部からの信号電荷を転送する電荷転送部と

前記電荷転送部からの信号電荷を電圧変換する複数の電荷検出手段と、

前記複数の電荷検出手段からの信号を処理する複数の信号処理手段と、

前記複数の信号処理手段からの信号が読み出される共通信号線と、

前記複数の信号処理手段からの信号を前記共通出力線に転送するための複数の転送用トランジスタと、

前記複数の転送用トランジスタを制御することによって、前記複数の信号処理手段からの信号を順次前記共通信号線に読み出すための走査手段と、

を同一半導体チップ上に形成したことを特徴とする固体撮像装置である。

【 0 0 1 3 】

本発明の撮像システムは上記本発明の固体撮像装置を用いたものである。

【 0 0 1 4 】

【実施例】

以下、本発明の実施例について図面を用いて詳細に説明する。ここでは、インタライン型 CCD (I L - C C D) の構成を用いた場合について説明する。なお、フレームトランスファ型 CCD の構成にも本発明を適用できることは勿論である。その場合には、蓄積部からの電荷が電荷検出回路に出力される。

【 0 0 1 5 】

本発明の固体撮像装置の一実施例の概略的構成図を図 1 に示す。被写体光は光電変換部となるフォトダイオード (P D) 1 で光電変換される。なお、フォトダイオード 1 は行列状に、画素 P 11, P 12, P 13, …、P 21, P 22, P 23, …、P 31, P 32, P 33, …、…として配置される。フォトダイオード 1 で光電変換された電荷はトランスファゲートを経て垂直 CCD 2 へ転送される。垂直 CCD 2 へ転送された電荷は 1 水平期間毎に一括して電荷検出手段となる電荷検出回路 3 へ

転送され電圧へ変換される。なお、インタライン型CCD構成部は、フォトダイオード1、垂直CCD2から構成され、図11に示した従来のインタライン型CCDと異なり、垂直CCDからの信号電荷は（水平CCDではなく）電荷検出回路3へ転送される。

【0016】

信号電圧は走査手段となる水平走査回路4からのパルスにより水平信号線5へ出力され、出力アンプ6を経て、不図示の後段の画像信号処理回路へ導かれる。

【0017】

なお、電荷検出回路3からの出力信号を直接読み出してもよいが、電荷検出回路3の出力側に、ノイズ除去、AD変換等の信号処理を行う信号処理手段をさらに設けて水平走査回路4により出力することもできる。

【0018】

なお、図1の固体撮像装置は、同一半導体チップ上に形成されている。

【0019】

図2は図1の電荷検出回路及び信号処理手段の概略的構成図である。電荷検出回路は垂直CCDからの信号電荷がゲートに転送される電荷検出アンプ（FD-Amp；フローティングディフュージョンアンプ）、電荷検出アンプのゲートをリセットするリセットトランジスタTRから構成される。信号処理手段はノイズを除去するためのクランプコンデンサCp、トランジスタTP、ノイズを除去した信号を蓄積する蓄積容量CS1、CS2、クランプコンデンサCpと蓄積容量CS1、CS2とを接続するための転送用トランジスタTS1、TS2、蓄積容量CS1、CS2からの信号を水平信号線51、52に出力するトランジスタTC1、TC2から構成される。100は電荷検出・信号処理回路ブロックを示す。

【0020】

垂直CCD2は駆動パルス ϕV_n により1水平期間毎にトランスファーゲートTGを介して電荷検出アンプ（FD-Amp；フローティングディフュージョンアンプ）へ電荷転送する。電荷検出アンプ（FD-Amp）ではゲート部の残留電圧（電荷）を除去するためのリセットトランジスタTRと寄生容量によりリセットノイズが発生する。また電荷検出アンプ（FD-Amp）毎のオフセット

電圧のバラツキもある。これらのノイズを除去するため、垂直CCD2の電荷を電荷検出アンプ（FD-Amp）へ転送する前にクランプコンデンサ C_p でノイズをクランプする。

【0021】

このクランプ後、トランスファゲートTGをONすることにより垂直CCD2の電荷（画素P11, P12, P13, …からの信号電荷）は電荷検出アンプ（FD-Amp）のゲート部へ転送され、その寄生容量により電圧変換される。電荷検出アンプの出力信号電圧には、先に述べたリセットノイズとオフセット電圧が重畳されるが、クランプコンデンサ C_p にはノイズ成分がクランプされているため、クランプコンデンサ C_p の出力端では該ノイズが結果的に除去され、信号電圧のみが蓄積容量 C_{S1} にメモリされる。

【0022】

同様な動作により次の垂直CCD2の電荷（画素P21, P22, P23, …からの信号電荷）は電圧変換され、ノイズ除去後蓄積容量 C_{S2} にメモリされる。蓄積容量 C_{S1} , C_{S2} にメモリされた2行分の画素信号 S_{01} , S_{02} は水平走査回路4からの走査パルスにより順次水平信号線 5_1 , 5_2 に転送される。

【0023】

図3は図2の電荷検出回路及び信号処理手段の動作タイミング図である。

【0024】

図3に示すように、まず T_1 期間に駆動パルス ϕ_{Vn} がHレベルとなって、トランスファゲートTGの入力段の垂直CCD2に電荷が転送される。 T_2 期間になると電荷検出アンプ（FD-Amp）の電源電圧 V_{CC} が印加され、信号 ϕ_C がHレベルとなって電荷検出アンプ（FD-Amp）のゲートがリセットされ、また信号 ϕ_p がHレベルとなってトランジスタ T_p がONし、クランプコンデンサ C_p の出力端が基準電圧にクランプされるとともに、信号 ϕ_{S1} , ϕ_{S2} がHレベルとなって、蓄積容量 C_{S1} , C_{S2} の残留電荷がリセットされる。ここで、リセットノイズとオフセット電圧成分がクランプコンデンサ C_p にクランプされる。

【0025】

次に T_3 期間に、信号 ϕ_T がHレベルとなって、トランスファゲートTGがO

Nされ、電荷検出アンプのゲート部に信号電荷が転送される。電荷検出アンプの出力信号電圧には、先に述べたリセットノイズとオフセット電圧が重畳されるが、クランプコンデンサ C_p の出力端ではノイズが結果的に除去され、信号 ϕ_{S1} がHレベルとなり、ノイズが除去された V_1 行の画素信号が蓄積容量 C_{S1} にメモリされる。

【 0 0 2 6 】

次に T_4 , T_5 期間に、 T_2 , T_3 期間と同様な動作により、垂直CCD 2 の電荷が次のセルへ転送され、電荷検出アンプ (FD-Amp) の電源電圧 V_{CC} が印加された状態で、信号 ϕ_C がHレベルとなって電荷検出アンプ (FD-Amp) のゲートがリセットされ、信号 ϕ_P がHレベルとなってクランプコンデンサ C_p の出力端が基準電圧にクランプされる。そして、信号 ϕ_T がHレベル、信号 ϕ_{S2} がHレベルとなり、ノイズが除去された V_2 行の画素信号が蓄積容量 C_{S2} にメモリされる。

【 0 0 2 7 】

T_5 期間終了後、電荷検出アンプの電源電圧 V_{CC} はOFFとなり、消費電力の消耗を防ぐ。

【 0 0 2 8 】

上述の様に電荷検出アンプは1水平走査期間という低速動作であるため、周波数帯域幅は狭いのでアンプのノイズ発生は、一般のCCDの出力アンプよりも非常に小さい。また低周波駆動であるのでノイズ除去動作(CDS)、即ちクランプ動作に問題は発生しない。FD-Ampのリセット動作と垂直CCDからの電荷転送はFD-Ampの $1/f$ ノイズの低減効果を大きくするには短かい方が望ましい。

【 0 0 2 9 】

蓄積容量 C_{S1} , C_{S2} にメモリされた信号は、次の T_6 期間に水平走査回路4からの走査パルス ϕ_{Hmn} (ϕ_{H01} , ϕ_{H02} , ϕ_{H03} , ...)により順次出力される。即ち画素信号毎に選択されて出力されるため、水平走査回路の消費電力は小さい。また2行分の画素信号を同時出力出来るので結果的に高速駆動が可能となる。さらに高速駆動が必要であれば、メモリ(蓄積容量)を増やしさらに多線出力

にすれば良い。

【 0 0 3 0 】

本発明の固体撮像装置の他の実施例を図4に示す。図4において、図2と同じ電荷検出・信号処理回路ブロック100内の回路は省略した。

【 0 0 3 1 】

本実施例は複数の垂直CCD2の電荷を共通の電荷検出アンプを順次利用して出力する場合である。信号 ϕ_{T1} 、 ϕ_{T2} を順次Hレベルとして、トランスファゲート T_{G1} 、 T_{G2} をONし、2列の垂直CCDから電荷検出アンプのゲート部への電荷転送制御を順次に行うことにより、2列分の画素信号を蓄積容量 C_{S1} 、 C_{S2} にメモリし出力する。本実施例では2画素分の幅に電荷検出回路、信号処理手段を設けることが出来るのでその分チップ面積を小さく出来る。

【 0 0 3 2 】

信号処理手段にはプログラマブルゲインアンプ、アナログーデジタル変換回路、カラーセンサの場合はホワイトバランス回路等設けることが可能である。

【 0 0 3 3 】

ランダムアクセス駆動の実施例の説明図を図5に示す。図5(A)は撮像画面のイメージ図である。撮像領域Aの画像を読み出すタイミング例が図5(B)である。

【 0 0 3 4 】

撮像領域Aと撮像領域Bとで撮像領域を構成する。従来例では垂直走査、水平走査の全期間ほぼ同じ周波数で駆動される。本来は読出したい撮像領域Aだけを読出せば高速駆動が可能となる。従来のCCDでは、読出したい撮像領域Aを高速で読み出すのは困難であった。本発明の実施例では、垂直方向の不要撮像期間 V_A (V_C)は垂直CCDを高速駆動して不要電荷を電荷検出アンプのリセットトランジスタTRで除去する。次に水平方向の不要撮像期間 H_A (H_C)は水平走査回路のランダムアクセスにより H_B 期間だけ信号を出力するように走査する。その結果、撮像領域Aの画像信号のみを読み出すことが出来るので、高速化を達成でき、また不要撮像領域を駆動しないので低消費電力となる。

【 0 0 3 5 】

さらにランダムアクセスを発展させるには、画素行の選択が可能なCCDにより実現できる。その公知例としてテレビジョン学会技術TEBS 101-6 ED841に開示された素子がある。この公知例はCharge Sweep Deviceと呼ばれ、画素行の選択は垂直TG-SCANNERで駆動される。この様なCharge Sweep Deviceと本発明による電荷検出アンプ、信号処理回路とを組み合わせれば、本発明の効果を期待できる。

【0036】

図6は電荷検出回路とアナログデジタル変換回路部を有する場合の等価回路ブロック図である。DA変換器にはランプ状基準電圧の範囲を切換えるDA出力レンジ切換情報が入力される。

【0037】

図6において、2は垂直CCD、42は垂直CCD2の信号電荷をFD-Amp（フローティングディフュージョンアンプ）43のゲートに転送する転送制御スイッチとなるトランスファークゲート、44は選択トランジスタ、45はリセットトランジスタ、46はFD-Amp43の出力電流をスイッチ47と保存用コンデンサ48によって電圧として保存し、その電圧を電流に変換しながら出力する電流源用トランジスタ、51は電流源トランジスタ46の出力電流と、選択トランジスタ44を介して出力されるFD-Amp43の出力電流との差分を検出するコンパレータ、50はコンパレータ51の出力をカウントするカウンタ、49はカウンタ50から出力されるデジタル信号により電圧をFD-Amp43のソース（主電極）端子へ出力するDA変換器である。DA変換器49にはDA出力レンジ切換情報が入力され、DA変換器から出力されるランプ状基準電圧の範囲を切換えて、画素信号がAD入力電圧範囲の最適値になるよう制御される。

【0038】

上記の構成で、例としてFD-Ampがリセットされた後、垂直CCDからの信号電荷による信号電圧を得る方法を図7のタイミングチャートを交えて説明する。ここで図6の各トランジスタ42、43、44、45はPMOSトランジスタとして、トランジスタ46はNMOSトランジスタとして以降説明する。DA

変換器 4 9 はある高電位 (V_{HD}) を出力するように設定する。カウンタ 5 0 はリセットされ、カウント動作はしていないものとする。信号 ϕ_C を “L” レベルとして (パルス 2 0 1) リセットトランジスタ 4 5 を ON させ、FD-Amp 4 3 のゲート端子を所定の電位にリセットする。その時、同時に信号 ϕ_X を “L” レベル (パルス 2 0 2) にして選択トランジスタ 4 4 を ON させ、またスイッチ 4 7 も ON させる。FD-Amp 4 3 のリセット時の出力電流は、トランジスタ 4 6 がゲートドレインが短絡することで発生するゲート電圧の形で保存用コンデンサ 4 8 に保存される (比較基準電圧が保存される。)。その後、トランジスタ 4 5、4 4、スイッチ 4 7 は OFF し、垂直 CCD からの信号電荷を、信号 ϕ_T を “L” レベルにする (パルス 2 0 3) ことでトランスファゲート 4 2 が ON し FD-Amp 4 3 のゲート端子に転送する。この時のゲート電位はリセット時よりも低い電圧であったとすると FD-Amp 4 3 の出力電流はそれに応じてリセット時よりも大きい値となる。一方、トランジスタ 4 6 は保存用コンデンサ 4 8 の電圧を受け、FD-Amp 4 3 がリセットされた時の電流を出力している。信号 ϕ_X を “L” レベルにし (パルス 2 0 4) 再びトランジスタ 4 4 を ON させるとコンパレータ 5 1 の入力電位はある高電位 (V_H) に上昇する。この後カウンタ 5 0 を動作し、そのデジタル出力を増幅させ、それを受ける DA 変換器 4 9 の出力電圧は徐々に減少 (DA 変換器 4 9 はデジタル入力信号に対し負極性のアナログ出力電圧を発生すると仮定する。) する。ある時点で、FD-Amp 4 3 の出力電流とトランジスタ 4 6 の出力電流が等しくなり、コンパレータ 5 1 の入力電圧は急速に減少するので、その変化を検出し、カウンタ 5 0 のカウント動作を停止させる。

【 0 0 3 9 】

このカウンタ 5 0 のカウント開始から停止までに変化したデジタル値は FD-Amp 4 3 のゲート電位の、リセットされた時の電位と信号電荷が転送された時の電位の差分に等しい値となる。このようにして差分に対応する AD 変換が行われたことになる。

【 0 0 4 0 】

図 8 は垂直 CCD と電荷検出回路、AD 変換回路との接続を示す概略的回路構

成図である。図 8 において図 6 に示した構成部材と同一構成部材については図 6 と同一符号を付する。

【 0 0 4 1 】

垂直 CCD 2 からの各信号電荷は、FD-Amp 4 3 のゲートに入力され、カウンタ 5 0 によりデジタルデータに変換され、データセレクタ 5 2 で順次選択され、AD 変換データとして出力される。

【 0 0 4 2 】

図 9 に本発明の固体撮像装置の構造図を示す。図 9 (A) はインタライン型 CCD 構成部となる、光電変換部、垂直 CCD、チャネルストップの構成を示すための断面図である。図 9 (B) は信号処理手段の一部であるインバータ部の構成を示すための断面図である。

【 0 0 4 3 】

図 9 (A) に示すように、単位画素は光電変換部である PD 領域、電荷を転送するトランスファゲート領域、垂直 CCD 領域、チャネルストップ領域から構成されている。これらは n 型基板 6 0 上に構成された p ウェル 6 5 内に形成され、PD 領域では表面の p^+ 層 6 7 により暗電流を低減する構造となっている。垂直 CCD 領域では n 層 6 9 の下に p 層 6 8 を設け転送電荷量のアップとスミアを減少させる。トランスファゲート領域では PD から垂直 CCD への光電荷を転送するための制御を行う。6 1 は PD 領域に光を集めるマイクロレンズ、6 2 は遮光層、6 3 はポリシリコンからなるゲート電極、6 4 は SiO_2 層である。

【 0 0 4 4 】

図 9 (B) に示すように、信号処理回路の一部であるインバータ部は n 型基板 6 0 上に p ウェルと n ウェルを形成して n-MOS トランジスタと p-MOS トランジスタを設けている。

【 0 0 4 5 】

CCD 部と信号処理回路部のウェル分離は電荷検出部から行うことが望ましい。信号処理回路部からは信号の高速転送やロジック回路からのパルスノイズが発生するためである。このノイズの発生源から CCD 部にノイズが伝搬しないようにウェルで分離する。用途によっては電荷検出部は CCD ウェル内であっても良

い。基本的に電荷検出部は1水平期間毎に信号電荷を電圧変換する機能なので、低速動作であり、この場合ノイズ発生は少ないことによる。図13はインバータ部をdeep wellで分離した構造である。完全にセンサー部と分離する事により、インバータ部のノイズを遮断する効果が高くなる。

【0046】

図10に基づいて、本発明の固体撮像装置をスチルカメラに適用した場合の一実施例について詳述する。図10は、本発明の固体撮像装置を「スチルビデオカメラ」に適用した場合を示すブロック図である。

【0047】

図10において、111はレンズのプロテクトとメインスイッチを兼ねるバリア、112は被写体の光学像を固体撮像素子4に結像させるレンズ、113はレンズ112を通った光量を可変するための絞り、114はレンズ112で結像された被写体を画像信号として取り込むための固体撮像素子、115は撮像信号処理回路、116は撮像信号処理回路115より出力される画像信号のアナログ→デジタル変換を行うA/D変換器、117はA/D変換器116より出力された画像データに各種の補正を行ったりデータを圧縮する信号処理部、118は固体撮像素子114、撮像信号処理回路115、A/D変換器116、信号処理部117に、各種タイミング信号を出力するタイミング発生部、119は各種演算とスチルビデオカメラ全体を制御する全体制御・演算部、120は画像データを一時的に記憶する為のメモリ部、121は記録媒体に記録または読み出しを行うためのインターフェース部、122は画像データの記録または読み出しを行う為の半導体メモリ等の着脱可能な記録媒体、123は外部コンピュータ等と通信する為のインターフェース部である。

【0048】

次に、前述の構成における撮影時のスチルビデオカメラの動作について説明する。バリア111がオープンされるとメイン電源がオンされ、次にコントロール系の電源がオンし、更にA/D変換器116などの撮像系回路の電源がオンされる。それから、露光量を制御する為に、全体制御・演算部119は絞り113を開放にし、固体撮像素子114から出力された信号はA/D変換器116で変換

された後、信号処理部 1 1 7 に入力される。そのデータを基に露出の演算を全体制御・演算部 1 1 9 で行う。この測光を行った結果により明るさを判断し、その結果に応じて全体制御・演算部 1 1 9 は絞りを制御する。

【 0 0 4 9 】

次に、固体撮像素子 1 1 4 から出力された信号をもとに、高周波成分を取り出し被写体までの距離の演算を全体制御・演算部 1 1 9 で行う。その後、レンズを駆動して合焦か否かを判断し、合焦していないと判断した時は、再びレンズを駆動し測距を行う。そして、合焦が確認された後に本露光が始まる。

【 0 0 5 0 】

露光が終了すると、固体撮像素子 1 1 4 から出力された画像信号は A / D 変換器 1 1 6 で A / D 変換され、信号処理部 1 1 7 を通り全体制御・演算部 1 1 9 によりメモリ部に書き込まれる。

【 0 0 5 1 】

その後、メモリ部 1 2 0 に蓄積されたデータは、全体制御・演算部 1 1 9 の制御により記録媒体制御 I / F 部 1 2 1 を通り半導体メモリ等の着脱可能な記録媒体 1 2 2 に記録される。また、外部 I / F 部 1 2 3 を通り直接コンピュータ等に入力して画像の加工を行ってもよい。

【 0 0 5 2 】

【発明の効果】

以上詳細に説明したように、本発明によれば、高感度、高速駆動、低消費電力、多機能な固体撮層装置とその撮像システムを提供出来る。

【図面の簡単な説明】

【図 1】

本発明の固体撮像装置の一実施例を示す概略的構成図である。

【図 2】

図 1 の電荷検出回路及び信号処理手段の概略的構成図である。

【図 3】

図 2 の電荷検出回路及び信号処理手段の動作タイミング図である。

【図 4】

本発明の固体撮像装置の他の実施例を示す構成図である。

【図 5】

ランダムアクセス駆動の実施例の説明図である。

【図 6】

電荷検出回路とアナログデジタル変換回路部を有する場合の等価回路ブロック図である。

【図 7】

図 6 の動作を説明するためのタイミングチャートである。

【図 8】

垂直 CCD と電荷検出回路、 A D 変換回路との接続を示す概略的回路構成図である。

【図 9】

固体撮像装置の構造の一例を示す構成図である。

【図 1 0】

本発明の固体撮像装置を「スチルビデオカメラ」に適用した場合を示すブロック図である。

【図 1 1】

I L - C C D の概略的構成図である。

【図 1 2】

C M O S センサの概略的構成図である。

【図 1 3】

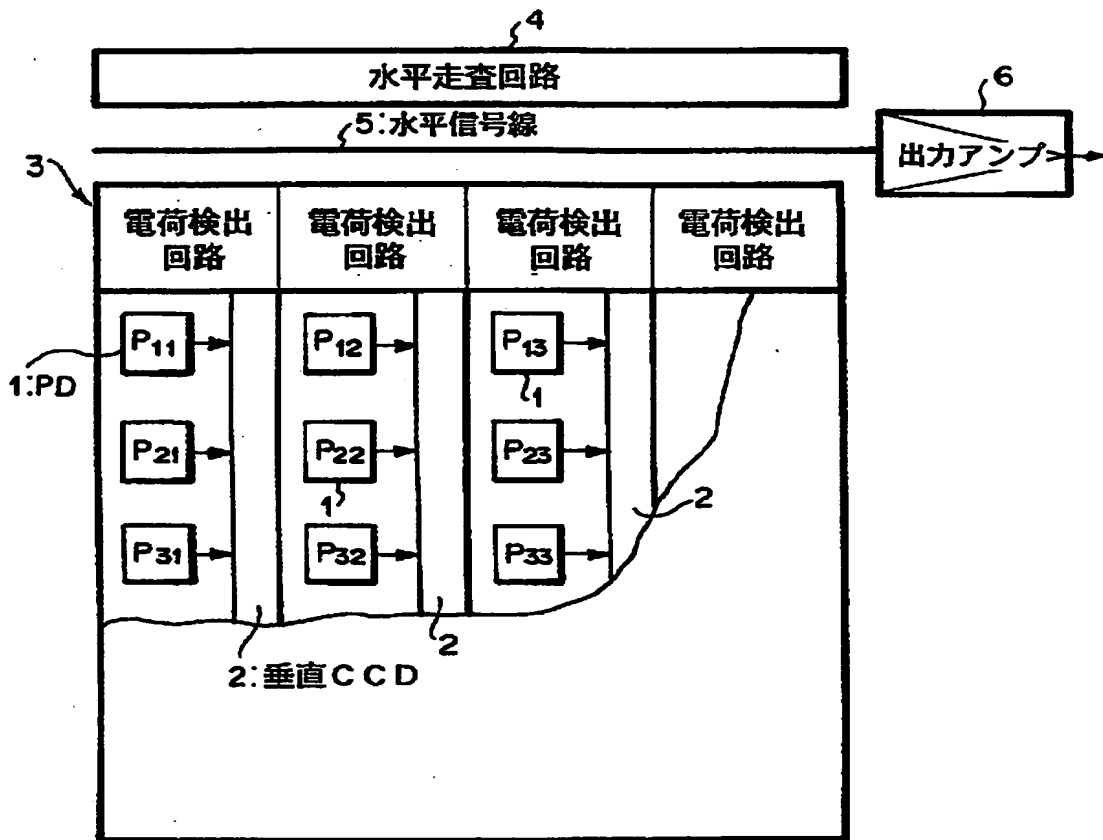
インバータ部を deep well で分離した構造図である。

【符号の説明】

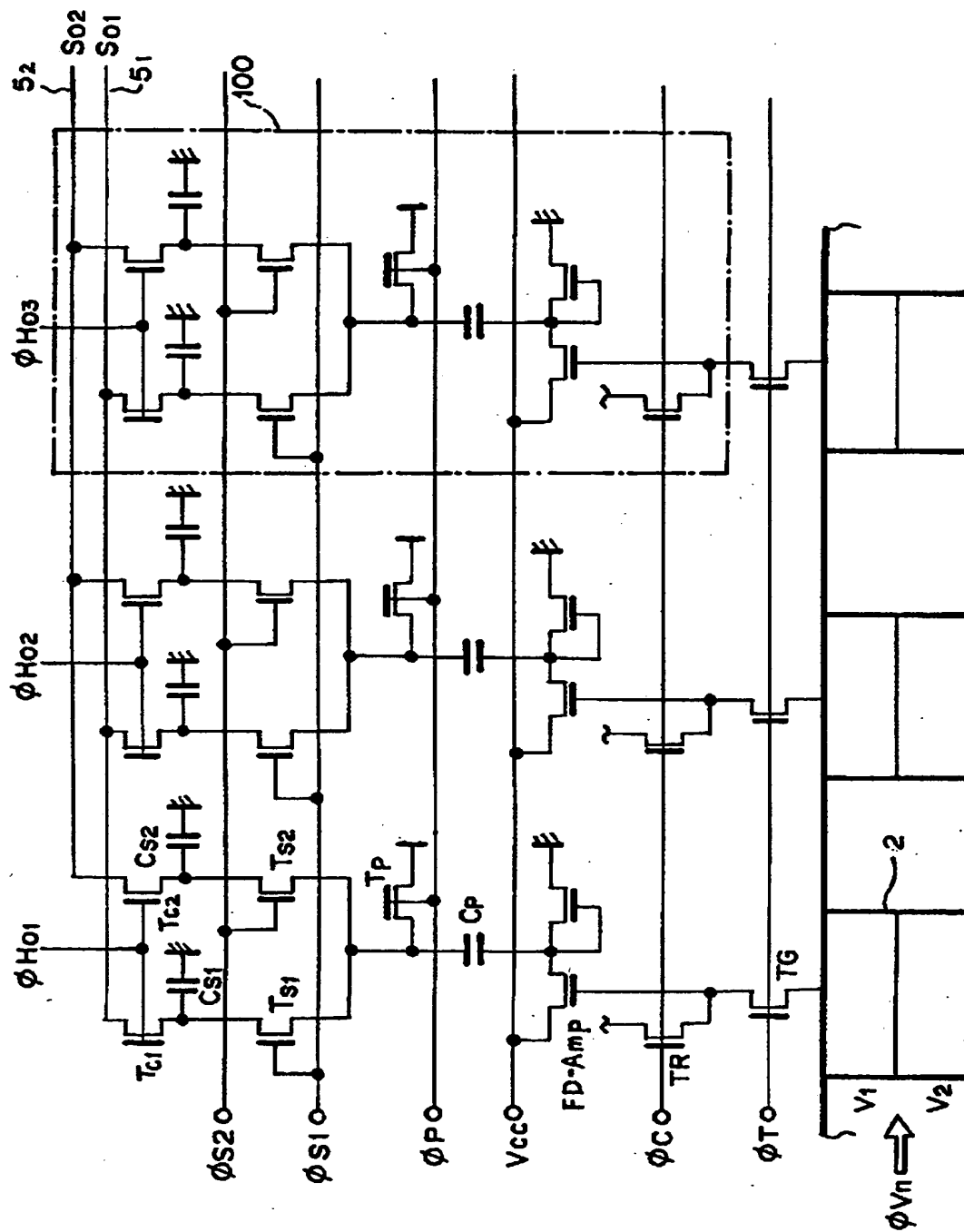
- 1 フォトダイオード (P D)
- 2 垂直 C C D
- 3 電荷検出回路
- 4 水平走査回路
- 5 水平信号線
- 6 出力アンプ

【書類名】 図面

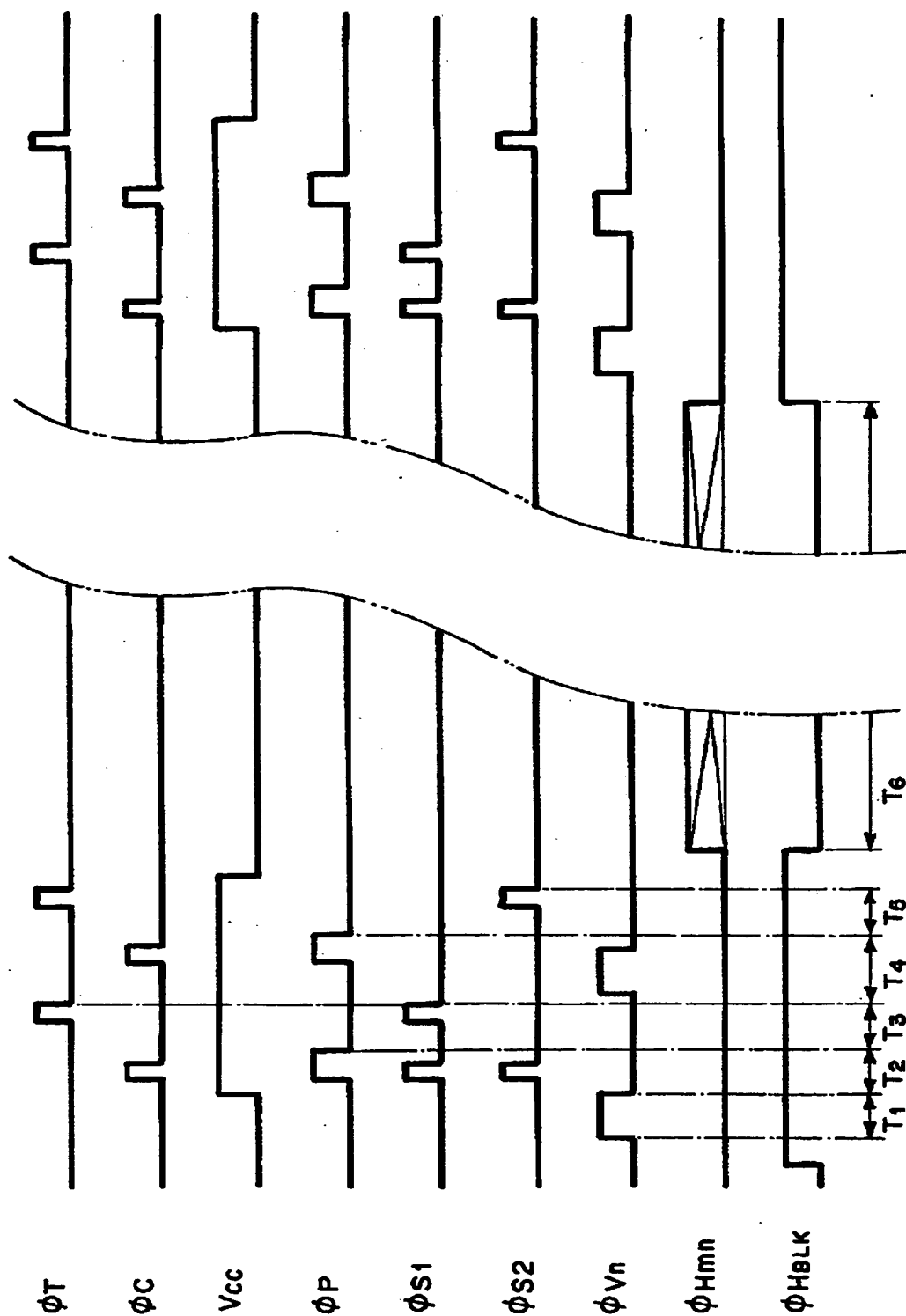
【図 1】



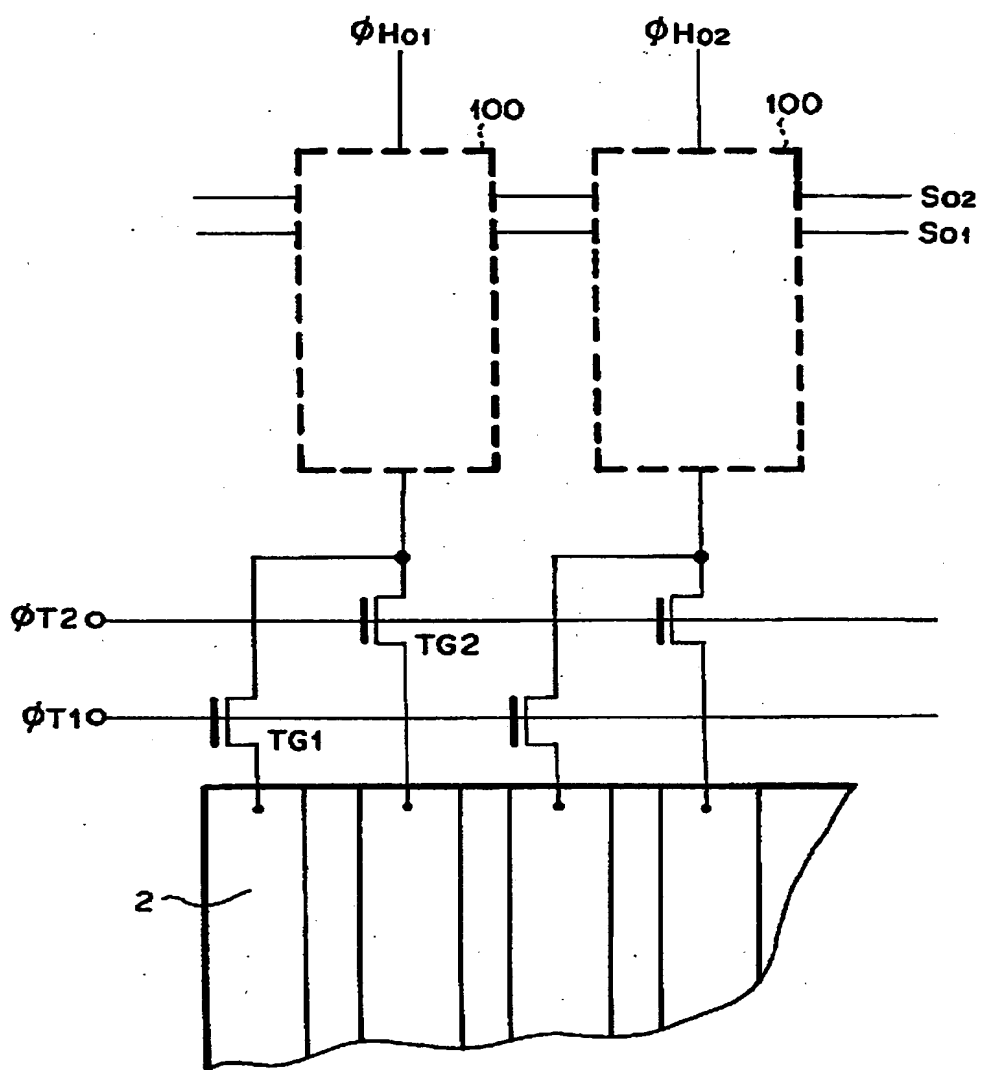
【図 2】



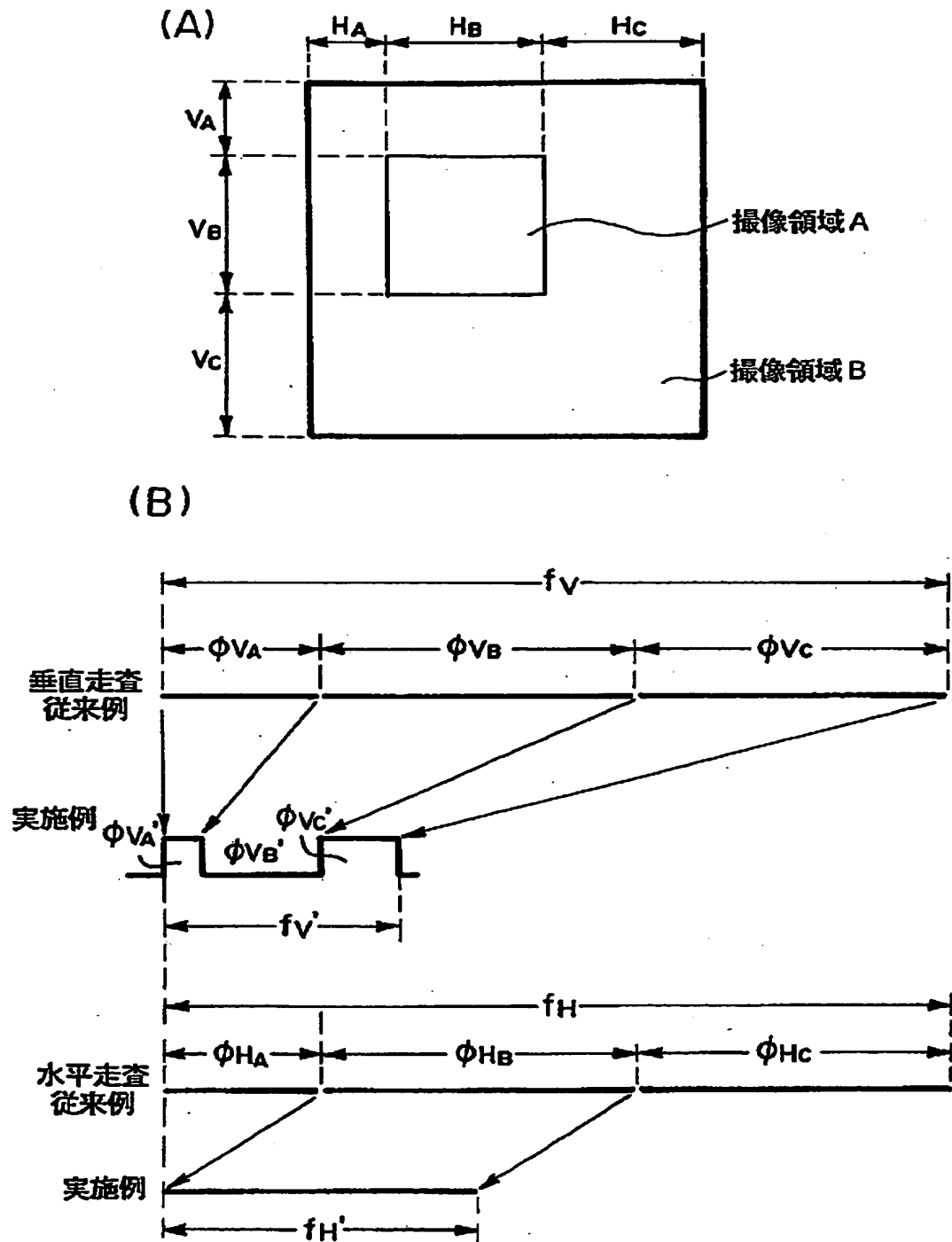
【図 3】



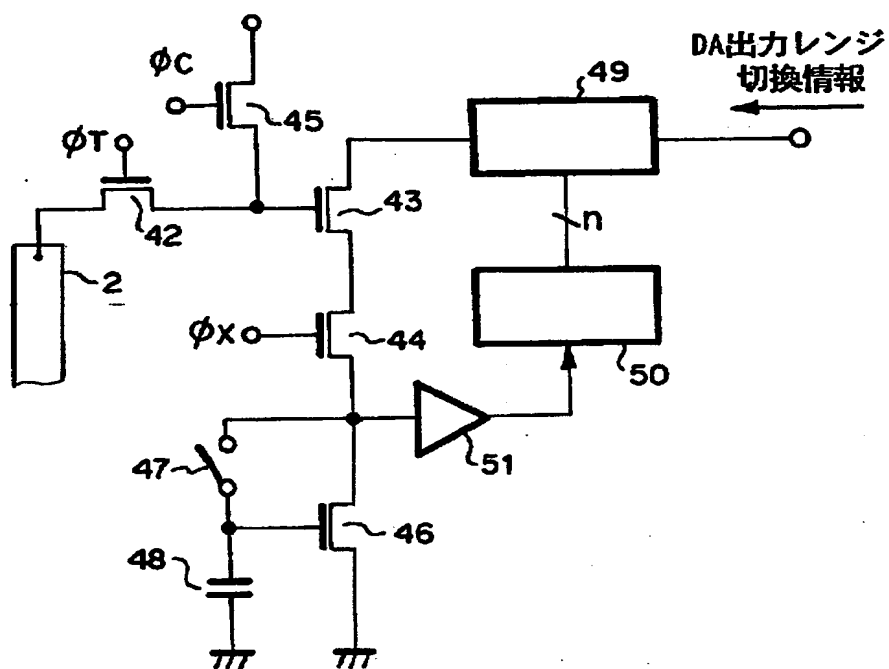
【图 4】



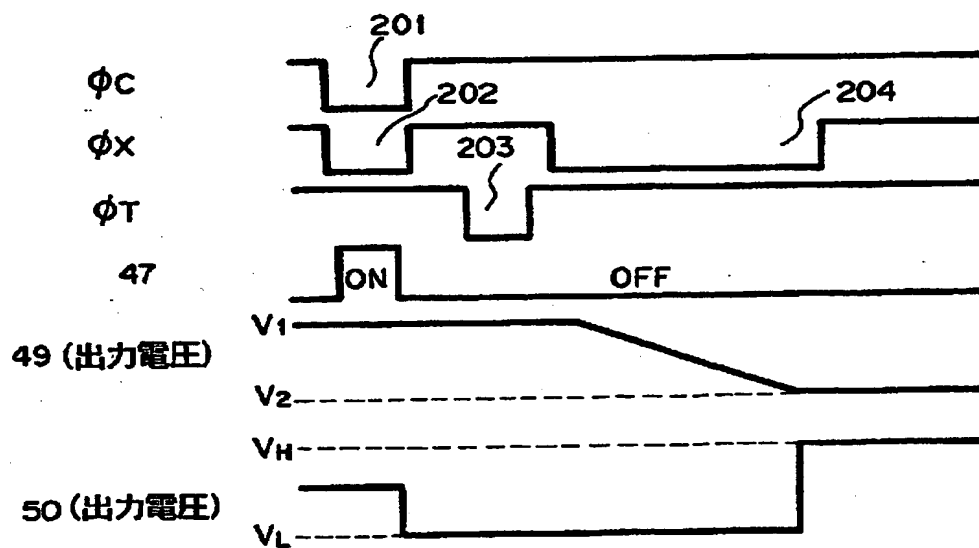
【図 5】



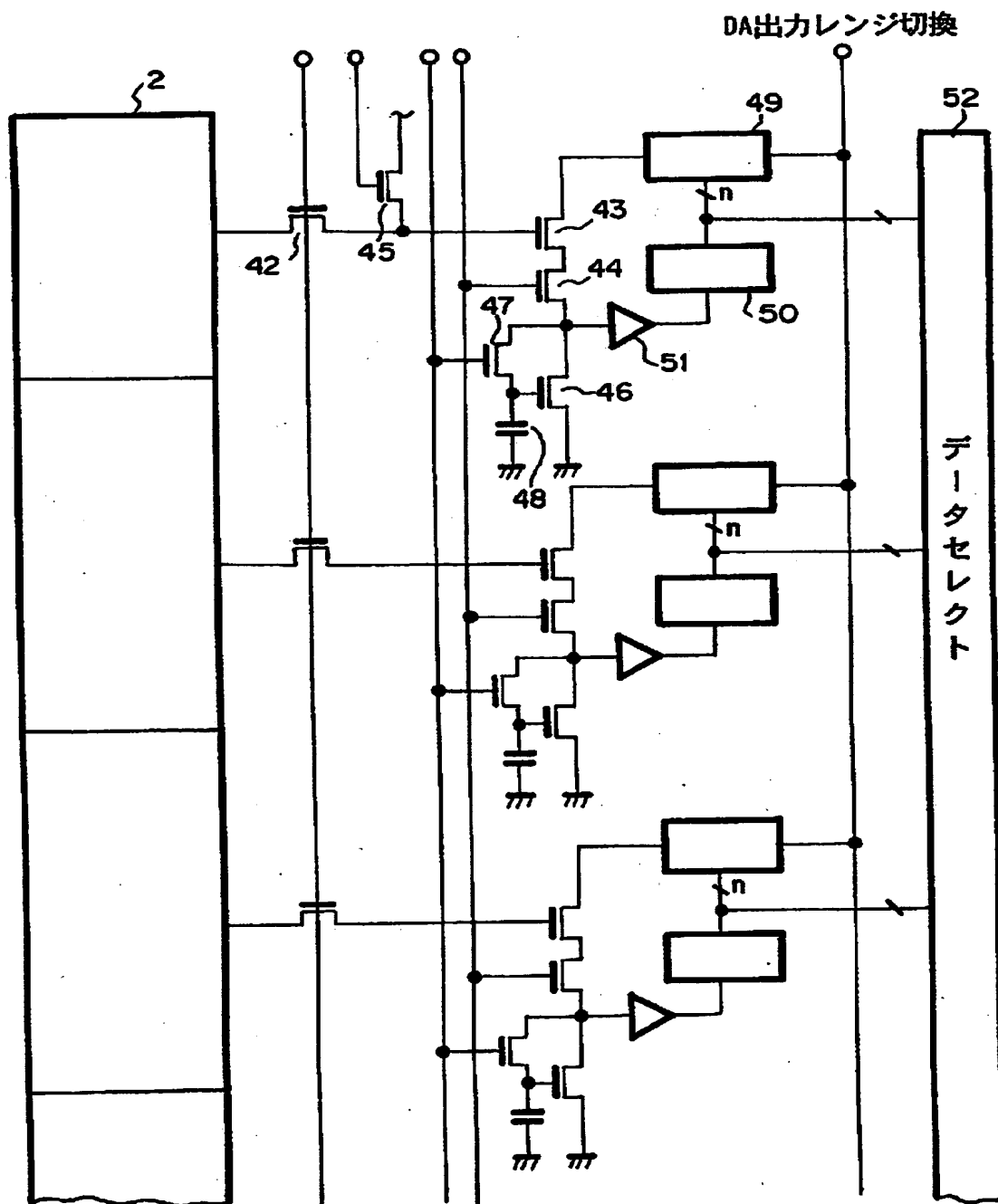
【図 6】



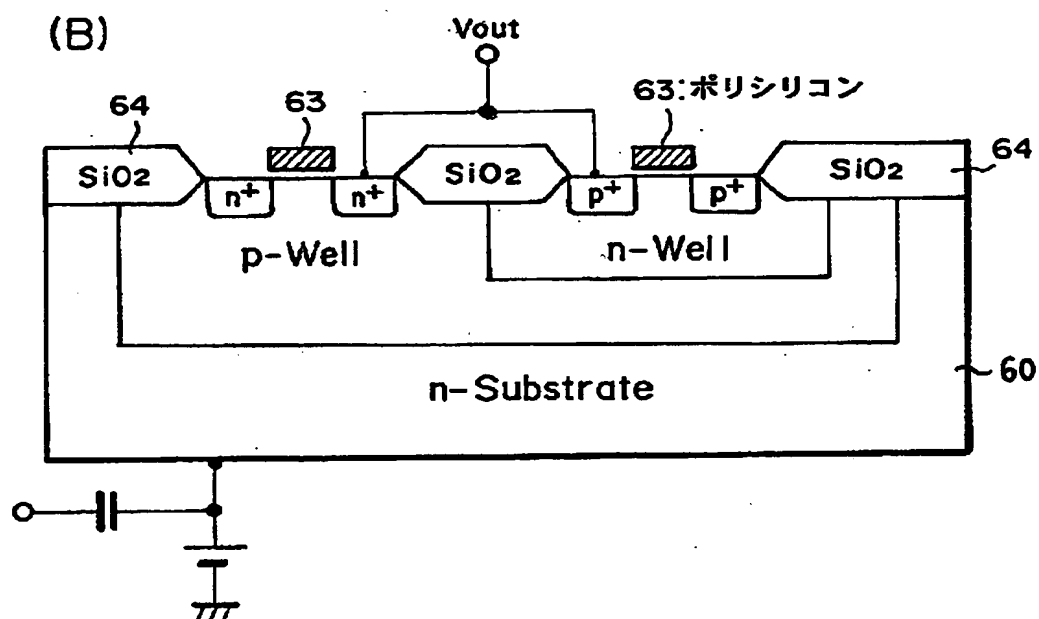
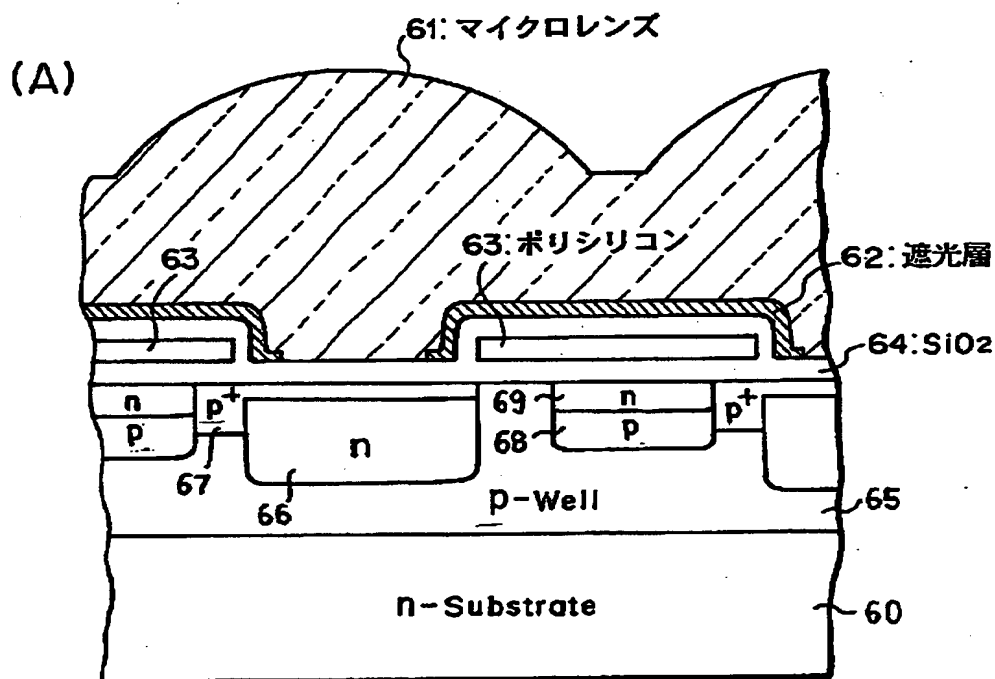
【図 7】



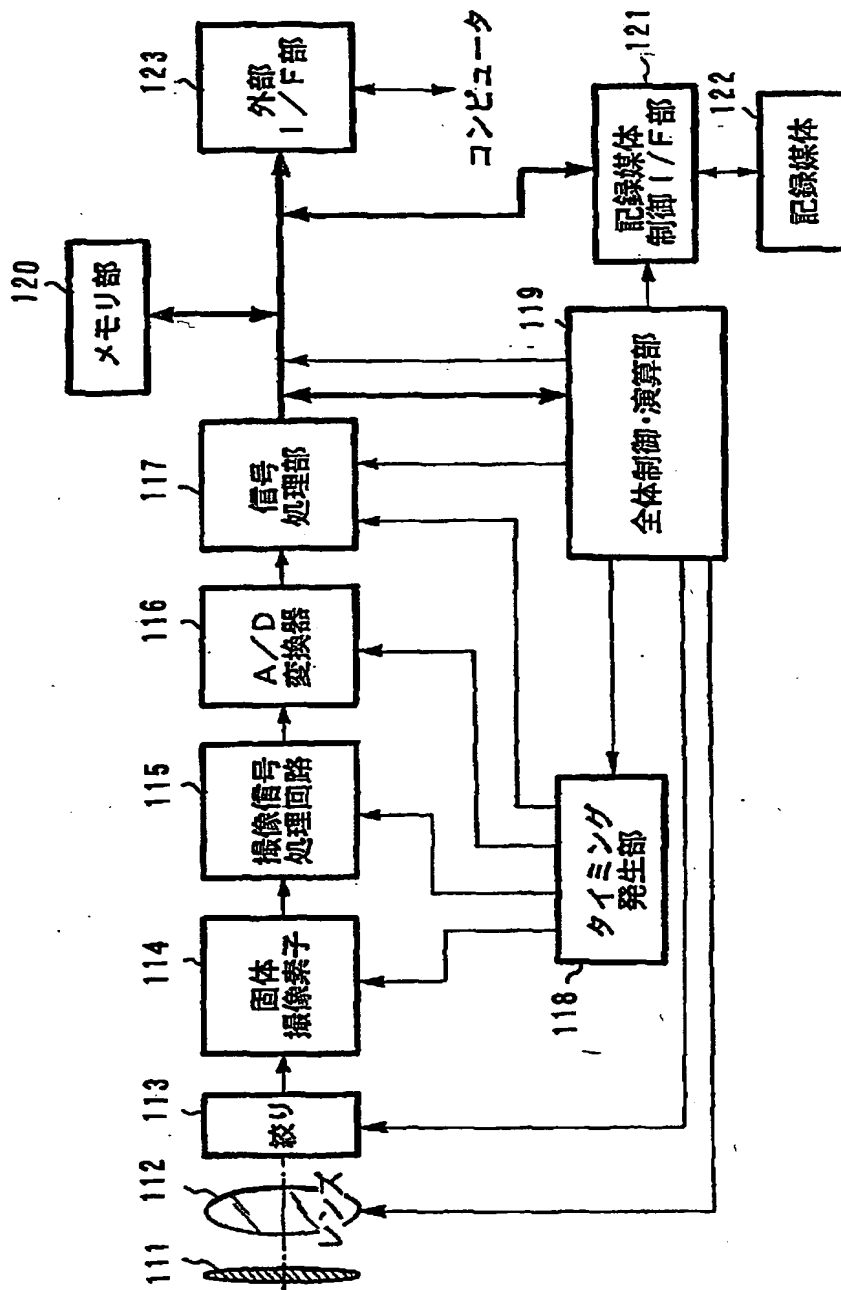
【図 8】



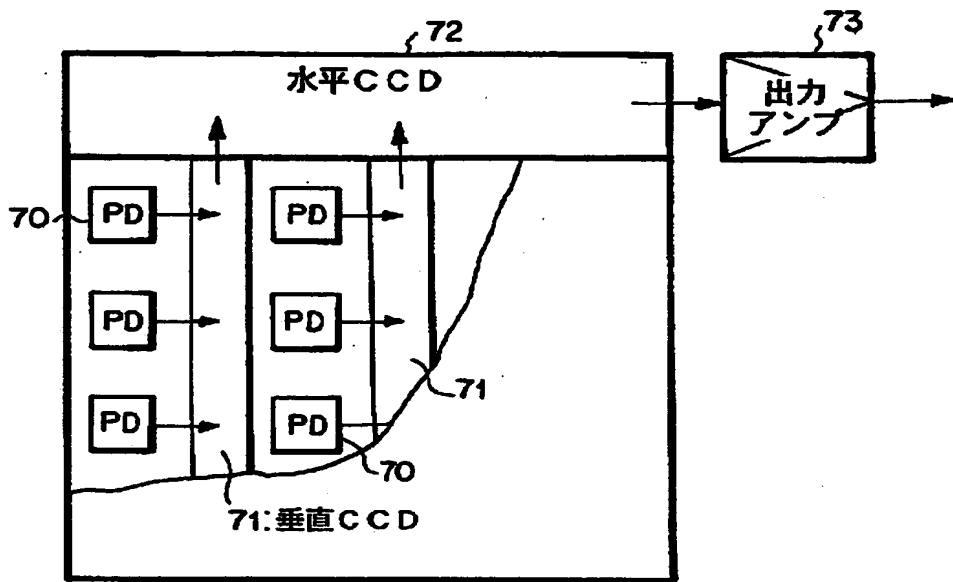
【図9】



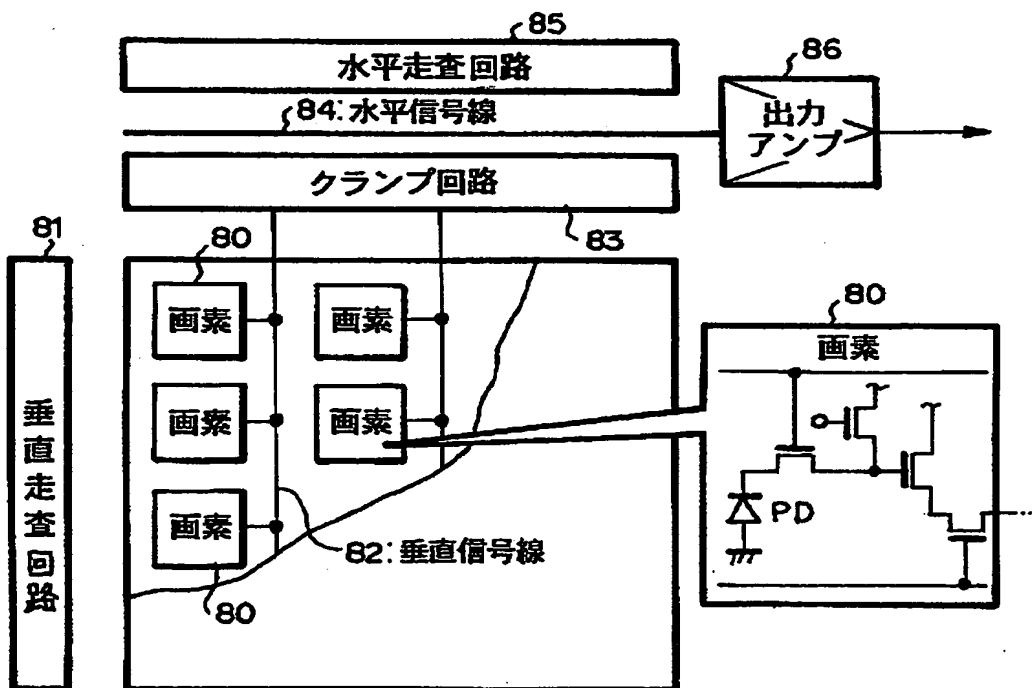
【図10】



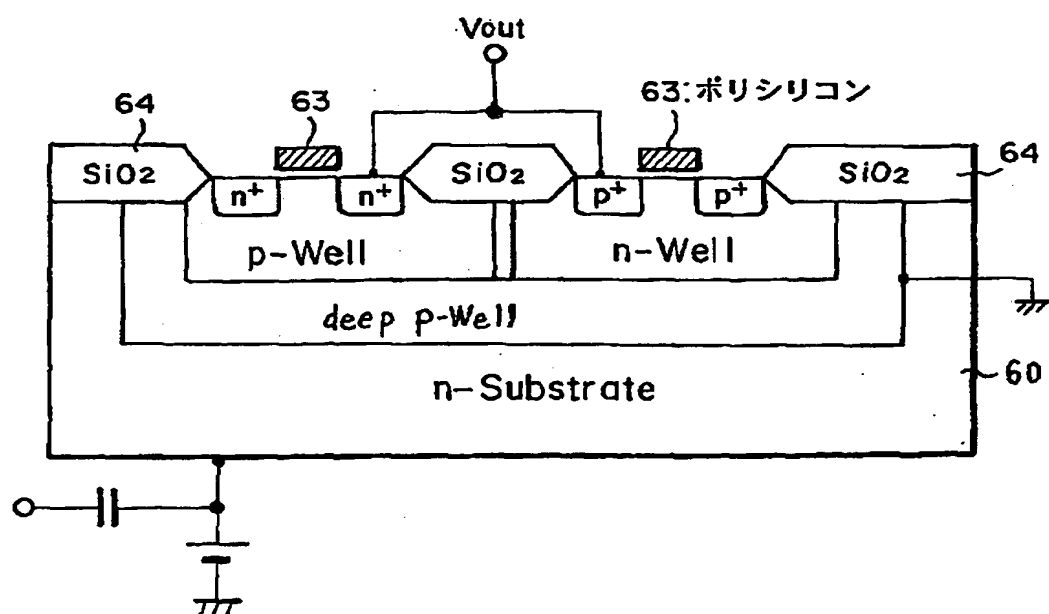
【図11】



【図12】



【図 13】



【書類名】 要約書

【要約】

【課題】 高感度、高速駆動、低消費電力、多機能な固体撮層装置とする。

【解決手段】 複数の光電変換部 1 と垂直 CCD 2 と光電変換部の信号電荷を該垂直 CCD に転送するトランスファゲートとを備えたインタライン型 CCD 構成部を有する固体撮像装置であって、垂直 CCD 2 から出力される信号電荷を電圧変換する複数の電荷検出手段 3 と、複数の電荷検出手段から出力される信号を順次読み出すための走査手段 4 とを有する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000001007]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都大田区下丸子3丁目30番2号
氏 名 キヤノン株式会社